

3D 용량성 결합구조를 가지는 코프레너 선로에 대한 RF 특성연구 및 초소형·저임피던스 RF 소자에의 응용

윤 영[†]

(Received March 27, 2017 ; Revised May 15, 2017 ; Accepted July 5, 2017)

Study on RF characteristics of coplanar waveguide employing 3D capacitive coupling structure and its application to subminiature and low impedance RF device

Young Yun[†]

요약: 본 연구에서는 실리콘 박막상에 초소형·저임피던스 전송선로를 구현하기 위해, 3D 용량성 결합구조를 가지는 코프레너 선로를 제작하였으며, 이에 관한 RF 특성을 고찰하였다. 그 결과에 의하면, 3D 결합구조를 가지는 코프레너 선로는 종래의 전송선로에 비해 초소형 및 저임피던스 특성을 보여주었다. 구체적으로 특성임피던스가 15Ω인 3D 결합구조를 가지는 $\lambda/4$ 코프레너 선로에 대한 실리콘 박막상의 점유면적은 0.04 mm²이었으며, 이는 종래의 코프레너 선로에 대한 점유면적의 0.74%였다. 상기 선로구조는 7~15Ω의 매우 낮은 특성 임피던스 값을 보여주었으며, 저임피던스 소자간의 임피던스 정합에 있어서 광대역에서 매우 양호한 정합특성을 보여주었다. 삽입손실 측정결과에 의하면 3D 결합구조를 가지는 $\lambda/4$ 코프레너 선로는 50 GHz 까지의 주파수 범위에서 1.38 dB보다 낮은 저손실특성을 보여주었다.

주제어: 3D 용량성 결합구조, 코프레너 선로, 초소형, 저임피던스, RF (Radio Frequency) 소자

Abstract: In this work, in order to realize a subminiature and low-impedance transmission line on silicon substrate, a coplanar waveguide employing a 3D capacitive coupling structure was fabricated and its radio frequency characteristics were thoroughly investigated. The results showed that the proposed coplanar waveguide had subminiature and low impedance characteristics compared to conventional transmission lines. Specifically, the size of the proposed coplanar waveguide with characteristic impedance of 15 Ω and electrical length of $\lambda/4$ was 0.04 mm² on silicon substrate, which is only 0.74% of the size of a conventional coplanar waveguide. The proposed coplanar waveguide also showed low characteristic impedance of 7-15 Ω and excellent matching characteristics with low-impedance devices in a wide frequency range. The proposed coplanar waveguide with an electrical length of $\lambda/4$ showed insertion loss values of less than 1.38 dB up to 50 GHz.

Keywords: 3D capacitive coupling structure, Coplanar waveguide, Subminiature, Low impedance, RF (Radio frequency) device

1. 서론

무선통신소자의 SoC (System on Chip) 화에 따른 단말기의 소형화 및 고집적화로 인해, 최근 RF 부품에 대한 소형화는 무선통신 시장에서 hot issue로 떠오르고 있다 [1]-[7]. 특히, 무선통신 단말기의 핵심부품인 결합기 및 분배기, 필터, $\lambda/4$ 임피던스 변환기등의 수동소자들은 큰 점유면적으로 인해 실리콘 RFIC (radio frequency integrated circuit) 내부에 집적되지 못하고 있으며, RFIC 외부의 프린트 기판 상에 제작되고 있는 실정이다 [1][2]. 또한, 일반적으로 RF용 트랜지스터는 고주파에서는 보통 20 Ω 이하의 낮은 입출력 임피던스를 가지며 [3], 회로구성을 간략화

하기 위해서 FET 입출력부에 20 Ω 이하의 저임피던스 정합소자가 필요하다. 그러나, 실리콘 기판상에 제작된 종래의 코프레너 선로 [4]의 경우 10 GHz에서 파장이 10.2 mm 정도의 장파장 특성을 보여주며, 20 Ω 이하의 특성임피던스를 구현하기 위해서는 실리콘 기판상에서 선로폭이 3 mm 이상이 되어야 한다. 이로 인해 종래의 코프레너 선로를 이용하는 경우, 실리콘 기판상에서 단파장 및 저임피던스 특성을 가지는 전송선로를 구현하는 것은 실질적으로 불가능하다.

상기 문제점을 해결하기 위해서 실리콘 기판상에서 주기적 구조를 가지는 전송선로가 개발되었다 [5][6]. 대표적

[†] Corresponding Author (ORCID: <http://orcid.org/0000-0003-1692-5641>): Department of Radio Communication Engineering, Korea Maritime and Ocean University, 727, Taejong-ro, Yeongdo-gu, Busan, 49112 Korea, E-mail: yunyoung@kmou.ac.kr, Tel: 051-410-4426

This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>), which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

으로 PAGS (periodically arrayed ground strip) 구조를 가지는 전송선로의 경우 기존의 전송선로에 비해 단과장특성과 저임피던스 특성을 보여주었다. 구체적으로, PAGS 구조를 이용하는 경우 10 GHz에서 파장이 5 mm 정도로 축소되었으며, 20 μm 의 선로폭을 이용하여 30 Ω 의 특성임피던스를 가지는 전송선로를 구현할 수 있었다[5][6]. 그러나, 상기 구조의 전송선로를 이용하는 경우에도 20 μm 의 선로폭을 이용하여 20 Ω 이하의 특성임피던스를 구현하는 것은 불가능하였다.

PAGS 선로구조[5][6]에 대한 상기 문제점을 해결하기 위해, 최근 3D 결합구조를 가지는 코프레너 선로가 제안되었다[7]. 상기 선로구조는 PAGS 선로구조보다 더욱 짧은 파장특성을 보여주었다. 그러나, 현재까지 상기 3D 결합구조를 가지는 코프레너 선로에 대한 광범위한 RF 특성에 대한 연구가 이루어지지 못하였다.

본 논문에서는 최근에 발표된 3D 결합구조를 가지는 코프레너 선로[7]를 이론 및 실험적으로 보다 자세하게 해석하였다. 구체적으로 상기 선로에 대한 파장 및 특성임피던스와 유효유전율등의 광범위한 물리적 특성에 대해 연구함으로써 무선통신소자로서의 응용가능성을 고찰하였다.

2. 3D 결합구조를 가지는 코프레너 선로에 대한 RF 특성

Figure 1 (a)와 Figure 1 (b)는 각각 3D 결합구조를 가지는 코프레너 선로에 대한 구조도면과 선로간 다양한 결합용량을 보여준다. 그리고, Figure 2 (a)와 Figure 2 (b)는 각각 3D 결합구조를 가지는 코프레너 선로레이아웃과 사진을 보여준다. Figure 1 (b)에서 보는 바와 같이 comb-type 선로구조가 실리콘 기판상에 존재하며, comb-type 선로구조는 LSL (lower signal line)과 TPMS (T-shape periodic metal strip)들로 구성되어 있으며, TPMS 들은 LSL에 연결되어 있다. LGP (lower ground plane)는 comb-type 선로구조의 양측면에 존재하며, USL (upper signal line)과 UGP (upper ground plane)은 최상부면에 존재한다. TPMS의 T형 머리부분은 UGP 아랫면에 존재하여 Figure 2 (b)의 사진에서는 보이지 않으므로 레이아웃도 함께 제시하였다. USL과 UGP는 콘택트를 통하여 각각 LSL과 LGP에 전기적으로 연결되어 있다. SiO₂ 박막은 UGP와 TPMS사이에 존재하며, 이로 인해 UGP와 TPMS 사이에는 고용량을 가지는 커패시턴스가 존재한다. 주기적 구조를 가지지 않는 종래의 코프레너 선로의 경우에는 Figure 1에서 보이는 최상부면의 USL과 UGP 사이의 용량 C_a만 존재하나 상기 선로구조의 경우에는 C_a뿐만 아니라 UGP와 TPMS사이의 용량 C_u도 존재한다. 그리고, 상기 선로구조의 경우 Figure 1 (b)에서 보이는 바와 같이 LGP와 TPMS 사이의 용량 C_s도 존재한다.

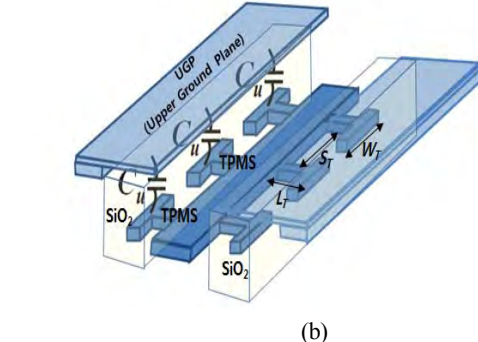
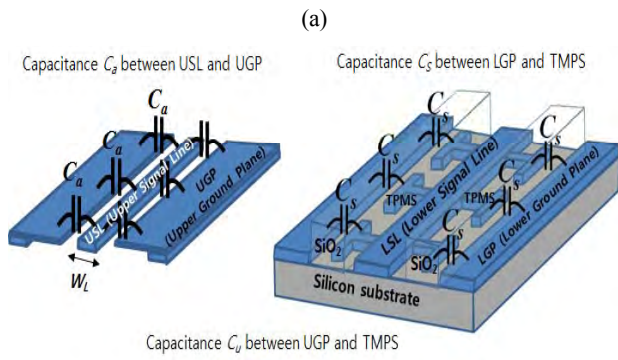
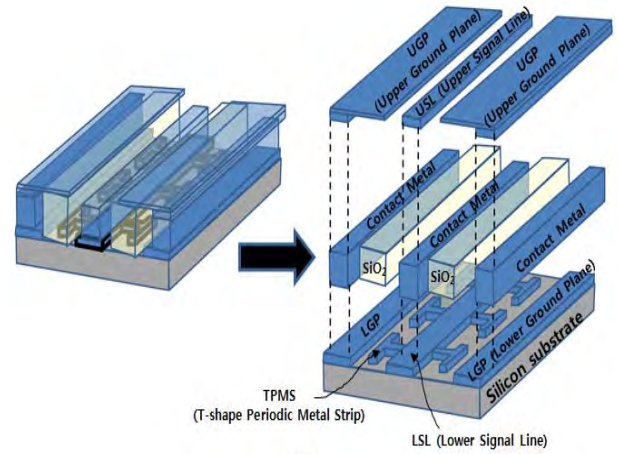


Figure 1: (a) A structure of the CWP3DCS (coplanar waveguide employing periodic 3D coupling structures) and (b) various coupling capacitance of the CWP3DCS

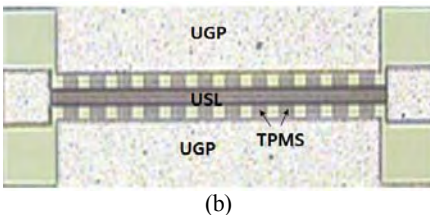
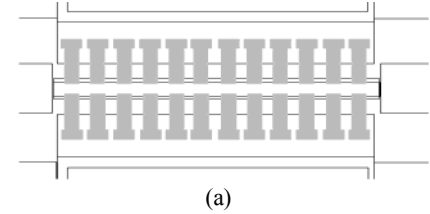


Figure 2: (a) A layout of the CWP3DCS on silicon substrate. and (b) its photograph

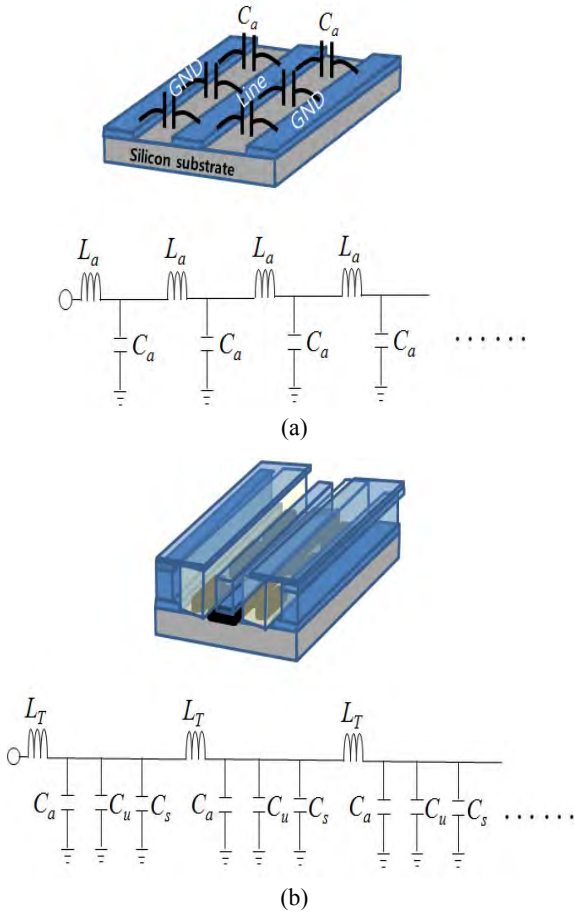


Figure 3: (a) Equivalent circuits of oplanar waveguide. and (b) the CWP3DCS

Figure 3 (a)와 Figure 3 (b)는 각각 종래의 전송선로와 3D 결합구조를 가지는 코프레너 선로에 대한 등가회로를 보여준다. 그림에서 보는바와 같이 3D 결합구조를 가지는 코프레너 선로에 대한 단위길이당 셉트 용량값은 $C_a + C_u + C_s$ 가 된다. 다음의 식과 같이 전송선로의 파장은 주기적인 용량에 반비례하며, 따라서, 3D 결합구조를 가지는 코프레너 선로는 종래의 코프레너 선로에 비해 단파장 특성을 보이게 된다.

$$\lambda = \frac{1}{f\sqrt{LC}} \quad (1)$$

상기 식에서, f , L 과 C 는 각각 중심주파수, 전송선로의 단위길이당 인덕턴스와 단위길이당 용량값이다. Table 1은 측정결과로부터 추출된 종래의 코프레너 선로와 TPMS 길이 $L_T = 30 \mu\text{m}$ 의 3D 결합구조를 가지는 코프레너 선로의 단위길이당 주기적 용량을 나타낸다. 상기 선로구조를 제작하기 위해서 $600 \mu\text{m}$ 두께의 실리콘 기판이 사용되었으며, 선로 폭 W_L 는 $20 \mu\text{m}$ 이며, TPMS의 T형 머리부분의 폭 W_T 는 $26 \mu\text{m}$, TPMS 사이의 거리는 $20 \mu\text{m}$ 이다. 그리고, SiO_2 의 두께는 $1 \mu\text{m}$ 이다. 참고로 실리콘 기판상에 제작된 주기적 스트립 두께가 $20 \mu\text{m}$ 인 PAPS 선로구조[7] 및 종

래의 코프레너 선로에 대한 파장측정결과도 Table 1에 제시되었다. Table 1에서 보는 바와 같이 3D 결합구조를 가지는 코프레너 선로는 종래의 코프레너 선로보다 훨씬 큰 주기적 용량을 보여준다.

Table 1: Measured periodic capacitance of the CWP3DCS with a L_T of $30 \mu\text{m}$ and conventional transmission lines on silicon substrate

Freq. (GHz)	10	20	30	40	50
CWP3DCS (pF/mm)	1.8643	1.8116	1.8144	1.7936	1.7674
PAPS (pF/mm)	0.6735	0.6493	0.6459	0.6556	0.6608
CPW (pF/mm)	0.1608	0.1454	0.1387	0.1366	0.1330

Table 2: Measured wavelength of the CWP3DCS with a L_T of $30 \mu\text{m}$ and conventional transmission lines on silicon substrate.

Freq. (GHz)	10	20	30	40	50
CWP3DCS (mm)	3.576	1.840	1.225	0.929	0.754
PAPS (mm)	4.949	2.567	1.720	1.271	1.009
CPW (mm)	10.20	5.639	3.939	3.001	2.465

Table 2는 실리콘 박막상에 제작된 종래의 코프레너 선로 및 PAPS 선로구조와 TPMS 길이 $L_T = 30 \mu\text{m}$ 의 3D 결합구조를 가지는 코프레너 선로에 대한 파장측정결과를 보여준다. 참고로 실리콘 기판상에 제작된 주기적 스트립 두께가 $20 \mu\text{m}$ 인 PAPS 선로구조[7] 및 종래의 코프레너 선로에 대한 파장측정결과도 Table 2에 제시되었다. Table 2에서 보는 바와 같이 3D 결합구조를 가지는 코프레너 선로는 종래의 코프레너 선로보다 훨씬 짧은 파장특성을 보여주며, 지금까지 발표된 실리콘 기판상의 주기적 구조[7] 중에서 가장 짧은 파장 특성을 보여준다. 구체적으로 3D 결합구조를 가지는 코프레너 선로의 파장은 30 GHz에서 1.225 mm이며, 이는 실리콘 기판상의 종래의 코프레너 선로파장의 31.1%이다. 이와 같이 3D 결합구조를 가지는 코프레너 선로가 단파장 특성을 나타내는 이유는 앞서 설명한 바와 같이 단위길이당 주기적 용량이 증가하였기 때문이다. 상기 결과로부터 3D 결합구조를 가지는 코프레너 선로를 이용하여 RF 수동소자를 제작하면 종래의 선로구조를 이용하는 경우에 비해 점유면적이 훨씬 줄어들 수 있음을 알 수 있다.

Table 3은 실리콘 박막상에서 $L_T = 30 \mu\text{m}$ 의 3D 결합구조를 가지는 $\lambda/4$ 코프레너 선로에 대한 삽입손실 특성을 보여준다. 참고로 실리콘 기판상에 제작된 주기적 스트립 두께가 $20 \mu\text{m}$ 인 PAPS 선로구조[7] 및 종래의 코프레너

선로에 대한 파장측정결과도 Table 3에 제시되었다. 3D 결합구조를 가지는 코프레너 선로는 종래의 코프레너 선로에 비해 저손실 특성을 나타내며, PAPS [7]와 유사한 손실특성을 보인다. 구체적으로 50 GHz 까지의 주파수 범위에서 1.38 dB보다 적은 손실특성을 나타내고 있다.

Table 3: Measured insertion loss of the CWP3DCS with a L_T of 30 μm and conventional transmission lines on silicon substrate

Freq. (GHz)	10	20	30	40	50
CWP3DCS (dB)	1.38	0.95	0.847	0.948	0.857
PAPS (dB)	1.361	1.057	0.734	0.731	0.969
CPW (dB)	2.46	2.37	2.05	1.8	1.61

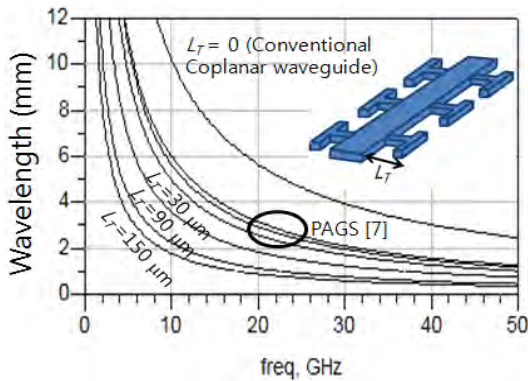


Figure 4: Measured wavelength of the CWP3DCS and conventional coplanar waveguide on silicon substrate

Table 2에서 설명한 바와 같이 3D 결합구조를 가지는 코프레너 선로는 종래의 코프레너 선로보다 높은 용량성분을 가지므로 축소된 길이의 파장을 가진다. 본 연구에서는 주기적 구조인 TPMS의 길이 L_T 의 변화에 따른 선로파장의 존성도 고찰하였다 (L_T 는 Figure 1 참조). Figure 4는 TPMS의 길이 L_T 의 변화에 따른 파장 측정결과이다. Figure 4에서 $L_T = 0$ 는 주기적 구조가 없는 전송선로 (Figure 3 참조)에 해당한다. 그림에서 보는바와 같이 3D 결합구조를 가지는 코프레너 선로의 경우 종래의 코프레너 선로와 PAPS 구조 [7]에 비해 훨씬 짧은 파장특성을 보인다. 그림에서 보는 바와 같이 $L_T = 30 \sim 150 \mu\text{m}$ 의 범위에서 L_T 가 증가할수록 파장이 짧아지는데, 이는 L_T 가 증가할수록 Figure 1에서 보이는 UGP와 TPMS사이의 용량 C_u 값이 커지기 때문이다. 즉, 주기적인 병렬커패시턴스의 단위길이당 용량 C_u 값은 아래의 식으로 표현된다.

$$C_t = C_a + C_u + C_s \quad (2)$$

식 (1)로부터 전송선로의 주기적 용량 값이 커지면 파장이 감소하게 됨을 알 수 있다. Figure 5는 TPMS의 길이 L_T 의 변화에 따른 주기적인 용량 측정결과이다.

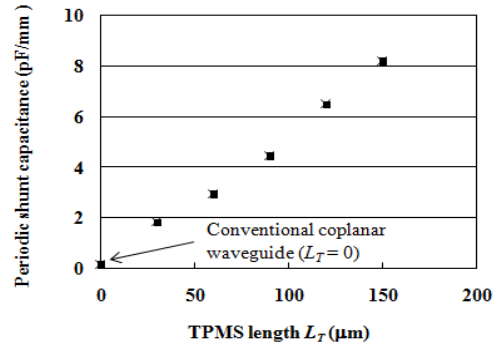


Figure 5: Measured periodic shunt capacitance of the CWP3DCS and conventional coplanar waveguide on silicon substrate

상기 결과로부터 3D 결합구조를 가지는 코프레너 선로를 이용하여 RF 수동소자를 제작하면 종래의 선로구조를 이용하는 경우에 비해 점유면적이 훨씬 줄어들 수 있음을 알 수 있다. 예를 들어 TPMS의 길이 L_T 가 30 μm 인 3D 결합구조를 가지는 코프레너 선로를 이용하여 실리콘 박막상에 특성임피던스 Z_0 가 15 Ω 인 $\lambda/4$ 선로를 제작하는 경우, 중심주파수 18.3 GHz에서 선로의 길이는 0.5 mm가 되며, TPMS를 포함한 선로의 폭은 80 μm 가 되어 두께 600 μm 의 실리콘 기판상에서의 점유면적은 0.04 mm^2 가 된다. 이에 반해 종래의 코프레너 선로를 이용하여 두께 600 μm 의 실리콘 기판상에 특성임피던스 Z_0 가 15 Ω 인 $\lambda/4$ 선로를 제작하는 경우, 중심주파수 18.3 GHz에서 선로의 길이와 폭은 각각 1.8과 3 mm가 되며, 실리콘 박막상의 점유면적은 5.4 mm^2 가 된다. 따라서, 3D 결합구조를 가지는 코프레너 선로를 이용하여 RF 수동소자를 제작하면 종래의 코프레너 선로를 이용하는 경우에 비해 실리콘 박막상의 점유면적이 0.74%로 대폭 감소하게 된다. 상기 결과는 Table 4에 요약되어 있다.

Table 4: Size of $\lambda/4$ transmission line with a Z_0 of 15 Ω at a frequency 18.3 GHz on silicon substrate with a thickness of 600 μm

	Width (mm)	Length (mm)	Size (mm^2)
CWP3DCS	0.08	0.5	0.04
CPW	3	1.8	5.4

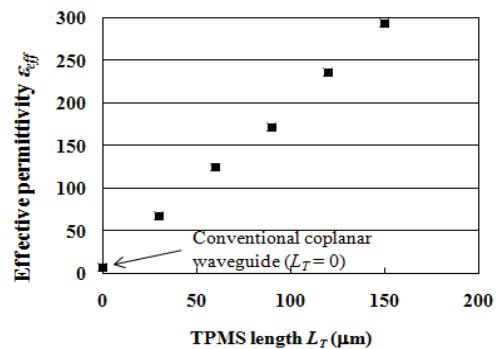


Figure 6: Measured effective permittivity ϵ_{eff} of the CWP3DCS and conventional coplanar waveguide on silicon substrate

Figure 6은 TPMS의 길이 L_T 의 변화에 따른 주기적인 유효유전율 측정결과이다. 유효유전율은 30 GHz에서 측정된 값이다. 그림에서 보는 바와 같이 $L_T = 0 \sim 150 \mu\text{m}$ 의 범위에서 측정하였으며, $L_T = 0$ 는 주기적 구조가 없는 전송선로 (Figure 3 참조)에 해당한다. 그림에서 보는 바와 같이 3D 결합구조를 가지는 코프레너 선로는 종래의 전송선로에 비해 매우 높은 유효유전율 값을 보인다. 구체적으로 $L_T = 0$ 에 해당하는 종래의 코프레너 선로의 경우 6.44의 유효유전율 값을 보이며, PAPS 구조의 경우는 최대 40까지의 유효유전율 값을 보였으나[7], 3D 결합구조를 가지는 코프레너 선로의 경우 $L_T = 30 \sim 150 \mu\text{m}$ 의 범위에서 66.7 ~ 293의 유효유전율 값을 보인다. 이와 같이 3D 결합구조를 가지는 코프레너 선로가 높은 유효유전율을 보이는 이유는 높은 용량성분 때문이다. 즉, 다음 식 으로부터 전송선로의 주기적 용량 값이 커지면 유효유전율 값이 증가하게 됨을 알 수 있다.

$$\epsilon_{eff} = \frac{LC}{\mu_0\epsilon_0} = \frac{L(C_a + C_u + C_s)}{\mu_0\epsilon_0} \quad (3)$$

상기 식에서 μ_0 와 ϵ_0 는 각각 공기의 투자율과 유전율이다. 그리고, L_T 가 증가할수록 유효유전율 값이 증가하는데, 이는 L_T 가 증가할수록 UGP와 TPMS사이의 용량 C_u 값이 커지기 때문이다. 상기 결과로부터 3D 결합구조를 가지는 코프레너 선로는 높은 용량성분으로 인해 단파장 특성과 높은 유효유전율을 보이며, 이로 인해 실리콘 반도체 기판상의 수동소자의 소형화에 매우 용이하게 사용될 수 있음을 알 수 있다.

3. 3D 결합구조를 가지는 코프레너 선로에 대한 특성 임피던스

일반적으로 RF용 트랜지스터는 고주파에서는 보통 20 Ω 이하의 낮은 입력 임피던스를 가지며[3], 회로구성을 간략화 하기 위해서는 FET 입력부에 20 Ω 이하의 저임피던스 정합소자가 필요하다. 그러나, 앞장에서 검토한 바와 같이 종래의 코프레너 선로의 경우, 20 Ω 이하의 특성임피던스를 구현하기 위해서는 실리콘 기판상에서 선로폭이 3 mm이상이 되어야 한다. 상기 문제점을 해결하기 위해서 실리콘 기판상에서 주기적 구조를 가지는 PAPS 선로구조가 개발되었으며 [7], 상기 전송선로의 경우 기존의 전송선로에 비해 저임피던스 특성을 보여주었다. 구체적으로, 특성임피던스의 경우 20 μm 의 선로폭을 이용하여 30 Ω 의 특성임피던스를 가지는 전송선로를 구현할 수 있었다 [5]-[7]. 그러나, PAPS 구조의 전송선로를 이용하는 경우에도 20 μm 의 선로폭을 이용하여 20 Ω 이하의 특성임피던스를 구현하는 것은 불가능하였다.

본 논문에서 제안한 3D 결합구조를 가지는 코프레너 선로를 이용하면 20 Ω 이하의 선로를 용이하게 구현 할 수 있다. 즉, 아래의 수식에서 보는 바와 같이 전송선로의 특

성 임피던스는 주기적인 용량성분에 반비례하며, 3D 결합구조를 가지는 코프레너 선로는 높은 용량성분으로 인해 종래의 전송선로보다 저임피던스 특성을 보이게 된다.

$$Z_0 = \sqrt{\frac{L}{C}} = \sqrt{\frac{L}{C_a + C_u + C_s}} \quad (4)$$

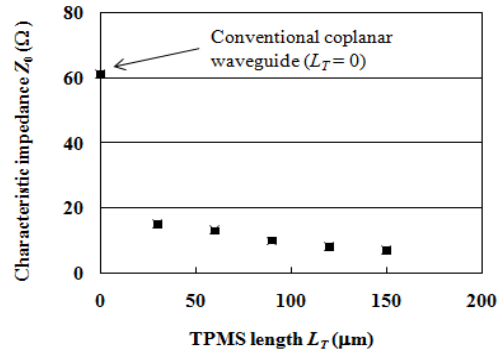


Figure 7: Measured characteristic impedance of the CWP3DCS and conventional coplanar waveguide on silicon substrate

Figure 7은 3D 결합구조를 가지는 코프레너 선로에 대한 특성임피던스 측정결과를 보여준다. 그림에서 보는바와 같이 $L_T = 0$ 에 해당하는 종래의 코프레너 선로의 특성임피던스는 61 Ω 이나, 3D 결합구조를 가지는 코프레너 선로의 $L_T = 30 \sim 150 \mu\text{m}$ 의 범위에서 7~15 Ω 의 특성 임피던스 값을 보인다. 그리고, L_T 가 증가할수록 특성임피던스 값이 감소하는데, 이는 L_T 가 증가할수록 UGP와 TPMS사이의 용량 C_u 값이 커지기 때문이다. 즉, 식 (4)로부터 용량 C_u 값이 커질수록 특성 임피던스 값이 감소함을 알 수 있다. 종래의 전송선로구조를 이용하는 경우, 큰 사이즈로 인해 20 Ω 이하의 저임피던스를 가지는 전송선로를 구현하는 것이 어려웠으나, 3D 결합구조를 가지는 코프레너 선로를 이용하는 경우, 20 Ω 이하의 저임피던스를 가지는 전송선로를 용이하게 구현할 수 있음을 알 수 있다.

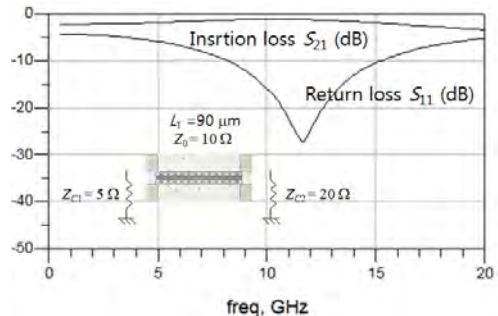


Figure 8: Measured impedance matching characteristic of the CWP3DCS with a length of $\lambda/4$ (impedance matching from 20 to 5 Ω)

본 논문에서는 3D 결합구조를 가지는 코프레너 선로에 대한 저임피던스 정합특성을 검토하기 위하여 $\lambda/4$ 전송선

로에 대하여 임피던스 정합특성을 검토하였으며, 측정결과 는 **Figure 8**에 제시되어 있다. 그림에서 보는바와 같이 20Ω의 부하 임피던스를 5Ω의 임피던스에 정합하기 위해 λ/4 전송선로가 사용되었다. 임피던스 Z_{C2}에서 Z_{C1}으로의 변환을 위한 λ/4 전송선로의 특성임피던스는 다음의 변환관계식을 만족하여야 한다[4].

$$Z_0 = \sqrt{Z_{C1}Z_{C2}} = \sqrt{20\Omega \times 5\Omega} = 10\Omega \quad (5)$$

따라서, **Figure 7**로부터 L_T = 90 μm인 3D 결합구조를 가지는 코프레너 선로를 제작하여 그 특성을 측정하였다. 임피던스 변환기의 면적은 **Table 5**에 제시되어 있다. 종래의 전송선로를 이용하여 특성임피던스 10Ω의 선로를 실리콘 기판상에 제작하는 것은 불가능하므로 종래의 선로와의 면적 비교대상은 없으나, 실리콘 기판상의 점유면적은 0.1 mm²로써 초소형임을 알 수 있다. **Figure 8**에서 보는 바와 같이 3D 결합구조를 가지는 코프레너 선로는 광대역에 걸쳐 매우 양호한 임피던스 정합특성을 보이는 것을 알 수 있다. 구체적으로, 중심 주파수 11.6 GHz에서 -27.1 dB의 반사 손실과 -1.2 dB의 삽입 손실특성이 관찰되며, 8.2 ~ 15.2 GHz 대역에 걸쳐서 -10 dB이하의 반사손실과 -1.8 dB 이하의 삽입손실 특성이 관찰된다. 상기 결과들로부터 3D 결합구조를 가지는 코프레너 선로를 이용하면, 다양한 특성임피던스를 가지는 초소형의 저임피던스 선로를 실리콘 기판상에 구현할 수 있음을 알 수 있으며, 이는 고주파에서 저임피던스 특성을 보이는 능동소자간의 임피던스 정합에 매우 유용하게 사용될 수 있음을 알 수 있다.

Table 5: Size of λ/4 transmission line with a Z₀ of 10 Ω at a frequency 11.6 GHz on silicon substrate with a thickness of 600 μm

	Width (mm)	Length (mm)	Size (mm ²)
CWP3DCS	0.2	0.5	0.1

4. 결 론

본 연구에서는 3D 결합구조를 가지는 코프레너 선로를 실리콘 박막상에 제작하였으며 이에 관한 RF 특성을 조사하였다. 3D 결합구조를 가지는 코프레너 선로는 지금까지 발표된 실리콘 기판상의 종래의 전송선로에 비해 가장 짧은 파장 특성을 보여주었다. 구체적으로 3D 결합구조를 가지는 코프레너 선로의 파장은 30 GHz에서 1.225 mm이며, 이는 실리콘 기판상의 종래의 코프레너 선로파장의 31.1%이다. 따라서, 상기 3D 결합구조를 가지는 코프레너 선로를 이용하면 실리콘 박막상의 점유면적이 대폭 줄어든 소형화된 RF용 소자를 구현할 수 있다. 실지 3D 결합구조를 가지는 코프레너 선로를 이용하여 실리콘 박막상에 특성임피던스 Z₀가 15Ω인 λ/4 선로를 제작하는 경우, 중심주파수 18.3 GHz에서 점유면적은 0.04 mm²가 되었으며, 이는 종래의 코프레너 선로를 이

용하는 경우에 비해 점유면적이 0.74%였다. 유효유전율 측정결과에 의하면, 종래의 코프레너 선로의 경우 6.44의 유효유전율 값을 보였으나, 3D 결합구조를 가지는 코프레너 선로의 경우 높은 용량성 성분으로 인해 66.7 ~ 293의 매우 높은 유효유전율 값을 보였다. 그리고, TPMS의 길이 L_T가 증가할수록 파장은 짧아지고, 유효유전율은 증가하였는데, 이는 L_T가 증가할수록 주기적인 용량 값이 커지기 때문이었다. 삽입손실 측정결과에 의하면 3D 결합구조를 가지는 코프레너 선로는 종래의 코프레너 선로에 비해 저손실 특성을 보여주었으며, 구체적으로 λ/4 길이를 가지는 전송선로의 경우 50 GHz 까지의 주파수 범위에서 1.38 dB보다 적은 손실특성을 보여주었다. 상기 3D 결합구조를 가지는 코프레너 선로를 이용하면 실리콘 박막상에서 20Ω이하의 저임피던스 선로의 구현이 가능하였으며, 광대역에서 매우 양호한 RF 정합특성을 보여주었다. 상기 3D 결합구조를 가지는 λ/4 코프레너 선로에 대한 실리콘 기판상의 점유면적은 0.1 mm²로써 초소형임을 알 수 있었다. 상기 결과들로부터 3D 결합구조를 가지는 코프레너 선로를 이용하면, 다양한 특성임피던스를 가지는 초소형의 저임피던스 선로를 실리콘 기판상에 구현할 수 있음을 알 수 있으며, 이는 고주파에서 저임피던스 특성을 보이는 능동소자간의 임피던스 정합에 매우 유용하게 사용될 수 있음을 알 수 있다.

후 기

이 논문은 2014년도 정부 (미래창조과학부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임 (2014R1A2A1A11049844).

References

- [1] A. A. Abidi, "RF-CMOS comes of age," *IEICE Transactions on Electronics*, vol. E87-C, no. 6, pp. 840-853, 2004.
- [2] J. R. Long, "Passive components for silicon RF and MMIC design," *IEICE Transactions on Electronics*, vol. E86-C, no. 6, pp. 1022-1031, 2003.
- [3] Y. Yun, M. Nishijima, M. Katsuno, H. Ishida, K. Minagawa, T. Nobusada, and T. Tanaka, "A fully-integrated broadband amplifier MMIC employing a novel chip size package," *IEEE Transactions on Microwave and Theory and Techniques*, vol. 50, pp. 2930-2937, 2002.
- [4] D. M. Pozar, *Microwave Engineering*, 2nd ed., Addison-Wesley, 1990.
- [5] Y. Yun, "A highly miniaturized on-chip 180° hybrid employing periodic ground strip structure for application to silicon RFIC," *ETRI Journal*, vol. 33, no. 1, pp. 13 - 17, 2011.

- [6] Y. Yun, Y. B. Park, S. K. Kang, I. H. Kang, J. W. Jung, and K. H. Park, "Miniaturized on-chip branch-line coupler employing periodically arrayed grounded-strip structure for application to silicon RFIC," *Microwave Journal*, vol. 52, no. 2, pp. 90-98, 2009.
- [7] Y. Yun, "A short wavelength coplanar waveguide employing periodic 3D coupling structures on silicon substrate," *Transactions On Electrical and Electronic Materials*, vol. 17, no. 2, pp. 118-120, 2016.