

선박 계통연계형 단상 2레벨 인버터의 THD 저감에 관한 연구

김정훈¹ · 김성환² · 이성근[†]

(원고접수일 : 2013년 5월 28일, 원고수정일: 2013년 8월 20일, 심사완료일 : 2013년 12월 19일)

A study on the THD reduction of single phase 2 level inverter for grid connection for ship

Jung-hoon Kim¹ · Sung-hwan Kim² · Sung-geun Lee[†]

요약: 본 논문에서는 선박내의 에너지 절감을 위하여 주거구역 전원인 단상 220V 교류전원에 접속이 가능한 계통연계형 단상 인버터시스템을 제작하여 저주파 L-C 필터 정수 및 스위칭 펄스의 데드타임 변화에 따른 전고조파왜곡율(THD)의 변화를 분석하였다.

주제어: 계통연계, 인버터시스템, 전고조파왜곡율

Abstract: There are 440V and 220V electric source in ship. A 440V source is used to drive the power system such as crane and winch on deck and pump in engine room, and a 220V source is used to drive the power source for residential zones, control devices in engine room. In this paper, we made single phase inverter system for grid connection with 220V source for ship, and analyzed THD(Total harmonic distortion) by variation of parameters of L-C low pass filter and deadtime of inverter switching.

Keywords: Grid-connection, Inverter system, Total harmonic distortion

1. 서론

미래의 전기에너지는 기후변화문제의 심화와 화석연료의 부족으로 신재생 에너지(Renewable energy)에 의존하는 비중이 높아질 것이다. 신재생에너지는 풍력,파력,해양에너지,연료전지,태양열,태양광발전 등의 재생 가능한 에너지를 변환하여 얻게 된다. 선박에서도 이들 에너지를 이용한 전기에너지의 생산이 가능할 것이다.

선박은 대부분이 3 대 이상의 발전기를 가지고 있다. 이들 발전기로부터 생산된 440V 3상 전원은 갑판 위 또는 기관실내의 주요 동력원으로 사용되며, 변압기를 거쳐 220V 전원으로 감압된 단상전원

은 각종 제어장치나 선내 주거구역의 일반전원으로 사용된다. 재생 가능한 에너지 중에서 태양전지를 이용한 전기에너지의 생산은 선박에서도 가능할 것이다. 다만 선박의 구조상 대형 전지를 장착하는 것은 곤란하다[1][2].

본 논문에서는 선박에서의 에너지 절감을 위하여 주거구역 내에서 사용이 가능한 소형 100W급 단상 전력변환기를 제작하여 계통연계의 가장 중요한 요소인 THD를 감소시킬 수 있는 방안을 분석하였다.

2. 시스템 구성

[†] Corresponding Author : Division of Electrical and Electronics Engineering, Korea maritime and Ocean University, 727, Taejongro, Yeongdo-gu, Busan, 606-791, South Korea, E-mail: sglee48@kmou.ac.kr, Tel: 051-410-4821

1 CNC Department, CSCAM, E-mail: theking@hanmail.net, Tel: 031-737-7616

2 Division of Marine System Engineering, Korea maritime and Ocean University, E-mail: kksh@kmou.ac.kr, Tel: 051-410-4265

2.1 전체시스템 구성

Figure 1은 전체 제어블록도로서, 부스트컨버터, 2레벨 인버터, LC필터, TMS320F2812 마이크로프로세서(MCU) 등으로 구성된다[3].

직류승압용 부스트컨버터는 직류 25V를 인버터 입력레벨의 직류 400V로 승압하여 인버터로 공급하고, 2레벨 인버터에서는 게이트에 공급되는 PWM(Pulse width modulation) 펄스에 의해 $-V_{DC}$, V_{DC} 2레벨의 구형과 교류전압으로 바뀌어지며, 이 구형과 전압은 LC 필터에 의해 고조파가 제거되어 정현파가 만들어진다.

계통과 인버터의 전압과 위상을 각각 검출하여 MCU로 전송되고, 인버터의 전압과 위상이 계통의 전압과 위상을 추종하도록 PWM이 제어된다.

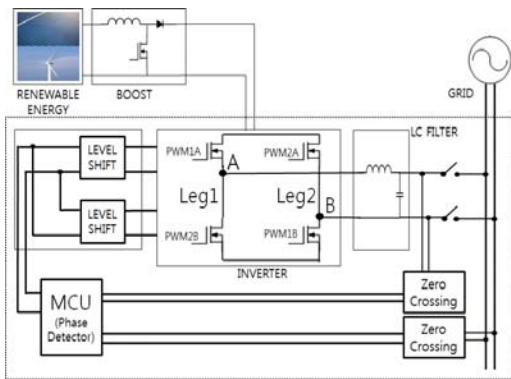


Figure 1: Total control block diagram

2.2 인버터 및 필터 구성

Figure 2는 2레벨 인버터의 목표 전압 위상이 0° 일 때의 정현파 교류출력 전압을 발생시키기 위한 마이크로프로세서 PWM 스위칭 패턴을 나타내고 있다. PWM1은 Figure 1에서 Leg1의 상부, Leg2의 하부에 공급되는 펄스신호이고, PWM2는 Leg2의 상부, Leg1의 하부에 공급되는 펄스신호이다.

220V, 60Hz의 정현파 교류전압을 생성하기 위해 삼각함수 중 Sin 함수를 이용하여 비교레지스터 값을 계산하였다. 이때 Sin 함수의 분해능은 360도로 1°마다 그에 해당하는 듀티비(Duty ratio)를 가

진 PWM 파형을 출력하도록 하였으며, 스위칭 주파수(f_{sw})는 60Hz의 360배인 21.6kHz가 된다.

타이머가 시작되면 타이머 클럭에 의해 0부터 T1PR과 같은 때까지 카운트를 한 후 다시 역으로 0까지 감소하는 카운트를 하므로 실질적인 주기는 $2 \times (T1PR)$ 이 되고, 이 주기가 스위칭 주파수의 주기와 같아야 하므로 구동 클럭주파수(f_{dk})가 150MHz이라 할 때 T1PR의 값은 3472가 된다.

비교레지스터는 실제 스위칭 주파수를 최소화하기 위해 기본적으로 타이머 한 주기에 한 번만 변화하도록 설정하며, 주기 T1PR은 360개를 1사이클로 계산하였기 때문에 CMPR1과 CMPR2도 마찬가지로 360번 계산을 하게 된다.

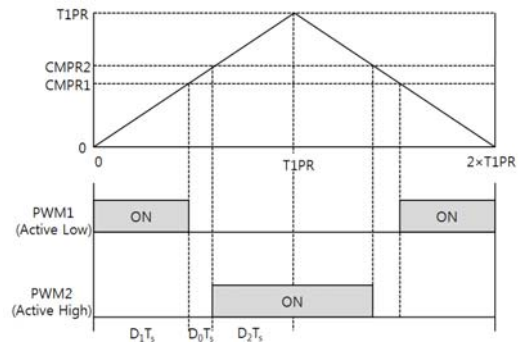


Figure 2: Sin0° switching pattern of inverter output sine waveform

Figure 2와 같이 스위칭을 하였을 경우, 출력 전압의 방정식은 식(1)과 같다.

$$V_o = D_1 \times V_{DC} + D_2 \times (-V_{DC}) + D_0 \times 0 \quad (1)$$

$$= (D_1 - D_2) \times V_{DC}$$

$$D_1 + D_2 + D_0 = 1 \quad (2)$$

위 식에서 V_o 는 Sin0°=0이 되어야 하므로 $D_1 = D_2$ 가 되어야 한다. D_0 는 PWM1과 PWM2 사이의 데드타임이며, D_0 를 제어함으로써 인버터 출

력 전압을 조정할 수 있다. 또한 이 값의 변화가 출력 전압 및 전류의 전고조파왜율(THD)에 영향을 주므로 선박계통연계규정에 만족하는 운전범위에서 선정되어야 한다[4][5].

Figure 3은 D_0 의 변화에 따라 THD 변화를 알아보기 위한 단상 2레벨 인버터의 정현파 PWM 발생원리를 보여주고 있다. Figure 3의 맨 위에서와 같이 D_0 의 차이를 가진 2개의 기준파 V_{m1} , V_{m2} 와 주파수 변조지수 $m_f=17$ 을 가지고 있는 반송파 V_{cr} 이 비교되어 PWM1과 PWM2의 파형으로 출력되는 데, V_{cr} 이 V_{m1} 보다 클때가 PWM1이 High가 되고, 반대로 V_{cr} 이 V_{m2} 보다 작을 때 PWM2가 High가 되도록 동작하며, 두 파형의 전위차 V_{AB} 가 인버터 출력 선간전압이 된다.

여기서, 단상 PWM 인버터의 출력 선간전압에 포함된 THD를 계산하는 식은 식 (3)과 같고, 이 식을 이용하여 듀티비 D_0 에 의해 계산된 결과 값은 Table 1과 같다. 이 표에서 듀티비 D_0 가 작아짐에 따라서 전압 전고조파왜율(THD_V)이 작아짐을 알 수가 있다[6].

$$THD = \sqrt{\frac{V_{rms}^2}{V_1^2} - 1} \quad (3)$$

$$\text{단, } V_s = \frac{1}{2\pi} \int_0^{2\pi} V_{AB}^2 dt, \quad V_1 = \frac{V_{DC} * V_{amp}}{\sqrt{2}}$$

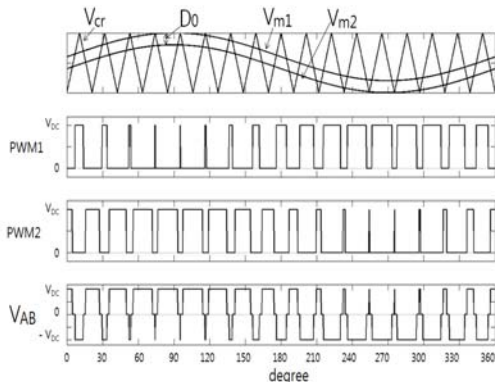


Figure 3: PWM generating principle of single 2 level inverter

Table 1: THD_V variations for D_0

V_{amp}	$D_0 (= 1 - V_{amp})$	m_f	THD_V
0.80	0.20	360	1.2251
0.82	0.18		1.2372
0.84	0.16		1.2176
0.86	0.14		1.1946
0.88	0.12		1.1678
0.90	0.10		1.1419
0.92	0.08		1.1136
0.94	0.06		1.0856

Figure 4는 $-V_{DC}$, V_{DC} 2레벨 정현파 인버터 출력에 포함된 21.6kHz의 스위칭주파수 성분을 제거하기 위한 저주파 LC 필터이고, 식 (4)는 입력전압에 대한 출력전압의 전달함수이다.

식 (5), (6)은 21.6kHz의 성분을 5%이하로 줄이기 위해 LC값의 범위를 구한 것이며, 본 논문에서는 $L=2.8mH$, $C=0.47 \mu F$ 으로 선정하였다[7].

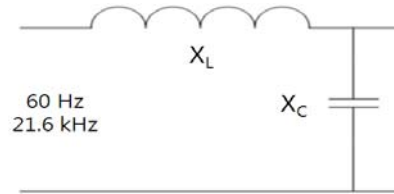


Figure 4: Circuit of LC filter

$$T(jw) = \frac{1}{1 - w^2 LC} \quad (4)$$

$$\left| \frac{1}{1 - w^2 LC} \right| \leq 0.05 \quad (5)$$

$$LC > \frac{21}{(2\pi \times 21600)^2} \approx 1.14 \times 10^{-9} \quad (6)$$

2.3 소프트웨어 구성

Figure 5는 인버터 제어용 프로그램 순서도이다. 변수 초기화 이후에 계통전압의 주파수, 위상을 검출하고, 그 주파수에 해당하는 주기를 계산하여 PWM의 주기를 조절한다. 위상 값의 영점에서 인터럽트가 발생하여 PWM 신호의 시작점을 정하고, 주

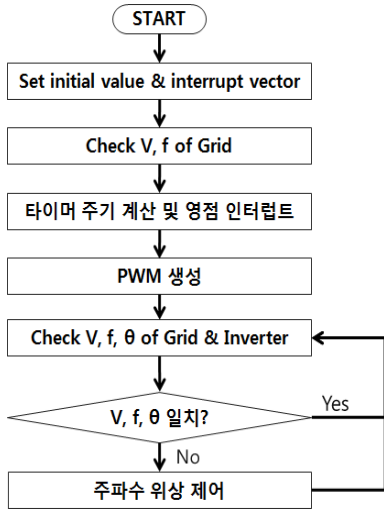


Figure 5: Control block diagram of 2 level inverter for grid connection

파수와 위상이 일치하게 되면 계통과 연계시키며, 계통연계 이후에는 전류검출에 의해 PWM의 듀티비를 조정하게 된다[8].

Figure 6는 주파수 위상 제어 순서도이다. 각 계통과 인버터의 영점 펄스를 입력으로 받아 ΔT_1 (계통 영점부터 인버터 영점까지의 시간)과 ΔT_2 (인버터 영점부터 계통 영점까지의 시간)를 계산한다. 계통의 위상이 앞설 경우 High신호가 마이크로프로세서의 포트(GPIO.B1단자)에 입력되며, 이 경우 주기 T에 해당하는 타이머의 최대값 T1PR의 크기에 ΔT_1 에 비례하는 값을 보정한다. 마찬가지로 인버터의 위상이 앞설 경우 Low신호가 포트에 입력되며, 이 경우 주기 T1PR의 크기에 ΔT_2 에 비례하는 값을 보정한다.

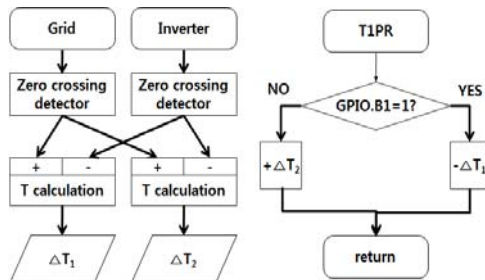
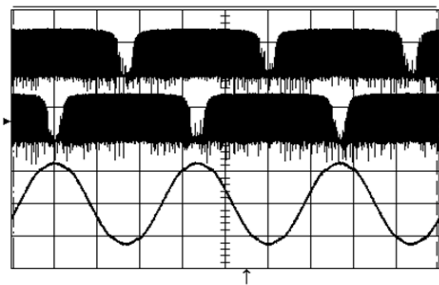


Figure 6: Phase control block diagram of inverter

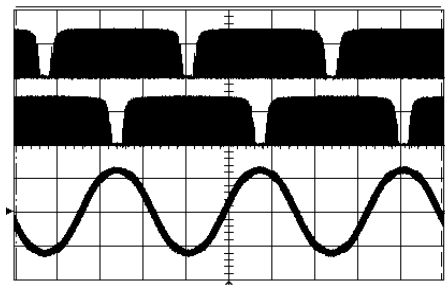
3. 실험 및 결과고찰

Figure 7은 인버터 데드타임을 0.06으로 고정된 상태에서 저주파 필터의 L, C값의 변화에 따른 인버터의 출력파형을 나타낸 것이다. ch1과 ch2는 인버터에 입력되는 PWM1과 PWM2이고, ch3과 ch4는 LC필터를 거친 출력파형이다.

그림 (a)와 (b)는 각각 L과 C의 값을 식 (5)의 범위 내에 속하는 값과 속하지 않는 값을 선정하였을 때의 출력 전압파형이다. (b)의 파형에 비해 (a)의 파형이 고조파 제거특성이 매우 양호함을 알 수 있다.



(a) L=2.8mH, C=0.47uF



(b) L=1.2mH, C=0.1 μF

Figure 7: Inverter output waveforms(ch1:10V/div, ch2:10V/div, ch3, ch4 :250V/div, Time:5ms/div)

Figure 8과 Figure 9은 저주파필터의 L,C 값을 각각 L=2.8mH, C=0.47 μF로 고정된 상태에서 데드타임 D_0 의 변화에 따른 인버터 출력전압과 전류의 고조파를 측정된 파형이다. 이 때 전류 파형은 측정용 전류프로브의 스케일을 맞추기 위해 10배 확대한 파형이다. Figure 8은 $D_0=0.10$ 일 때의 파형으로

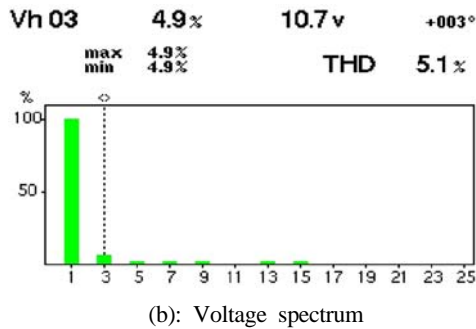
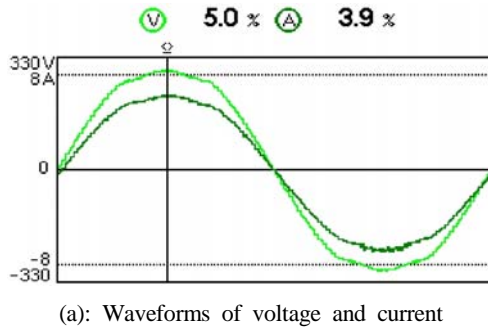


Figure 8 : Harmonic characteristics for $D_0=0.10$

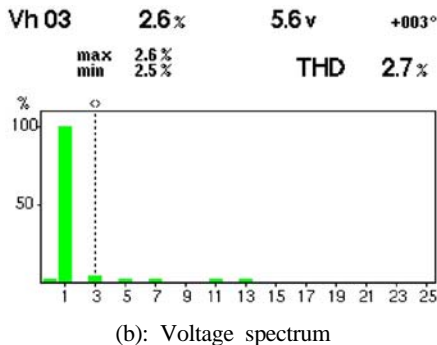
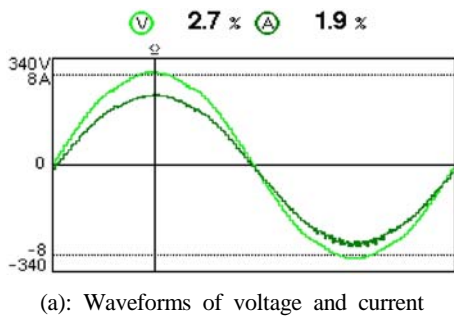


Figure 9 : Harmonic characteristics for $D_0=0.06$

서 전압 및 전류 THD는 각각 5.0%, 3.9%이고, 3조파 전압 THD는 4.9%이다. Figure 9은 $D_0=0.06$ 일 경우의 파형으로서 전압 및 전류 THD는 각각 2.7%, 1.9%이고, 3조파 전압 THD는 2.6%이다. $D_0=0.06$ 일 때의 파형이 한국선급규정(전압 THD는 8%, 단일고조파는 3%를 초과해서는 안됨)에 만족된다.

Figure 10은 D_0 에 따른 전압의 THD, 3조파, 전류의 THD 변화를 나타낸다. D_0 값이 적어질수록 전압과 전류의 THD, 전압의 3조파가 적어지는 것을 확인할 수 있다.

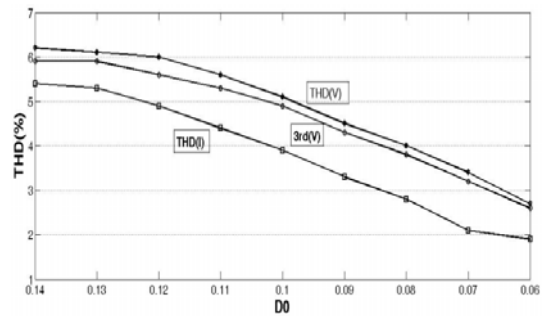


Figure 10: THD curves for D_0

4. 결 론

본 논문에서는 선박의 협소한 공간을 고려하여 100W급 계통연계형 단상 2레벨 인버터 시스템을 제작하여 계통과 연계운전을 수행한 후 다음과 같은 결론을 얻을 수 있었다.

1. 고주파 제거용 L-C 저주파 필터($L=2.8\text{mH}$, $C=0.47\ \mu\text{F}$)를 설계하여 실험을 수행한 결과, 전압 및 전류의 전 고조파 왜율이 한국선급규정에 적합함을 확인하였다.

2. 인버터 PWM의 데드타임 변화에 따른 출력 고조파 특성을 분석한 결과 데드타임 변화에 따라서 선형적인 고조파 감소가 됨을 확인할 수 있었고, 한국선급규정에 만족한 범위를 얻기 위해서는 데드타임을 6%(1 μsec) 이내로 조정해야 함을 확인하였다.

3. 계통의 중요한 변수인 전압, 전류, 주파수, 위상을 32비트 마이크로프로세서인 TMS320F2812 마이크로프로세서를 이용하여 실시간으로 검출하였고, 인버터 출력전압 및 전류는 PWM 듀티비에 의

해, 주파수와 위상은 계통전압의 영점검출에 의해 제어하였다.

후 기

이 연구는 해양수산부의 지원으로 수행한 해양에너지 전문인력 양성사업의 연구결과입니다.

참고문헌

- [1] J. H. Kim, J. H. Kim, H. S. Choi, K. D. Park, Y. S. Kim, and S. G. Lee, "Improvement of output characteristics of power conversion system for ship's grid connection", Proceedings of the Korean Society of Marine Engineers Conference, pp. 81-81, 2012 (in Korean).
- [2] J. H. Kim, J. H. Kim, Y. S. Kim, and S. G. Lee, "Development power converter and monitoring system for ship's grid connection", Proceedings of the Korean Society of Marine Engineers Conference, pp. 81-81, 2011 (in Korean).
- [3] J. C. Baek, TMS320F28X CPU Handbook, Syncworks, 2006 (in Korean).
- [4] J. C. Baek, DSP Hardware Design using TMS320C24 Series, Syncworks, 2005 (in Korean).
- [5] BIN WU, High-Power Converters and AC Drives, Willy inter Science, pp. 95-157, 2006.
- [6] E. C. Nho, G. B. Joung, and N. S. Choi, Power Electronics, Munundang. pp. 370-386, 2000 (in Korean).
- [7] K. J. Lee, N. J. Park, and D. S. Hyun, "Design of an LCL filter employing a symmetric geometry and its control in grid-connected inverter applications", Power Electronics Annual Conference, pp. 250-252, 2008 (in Korean).
- [8] H. M. Oh, S. W. Choi, and S. J. Yoon, "Control method of utility interactive PCS considering voltage quality of critical load", Power Electronics Annual Conference, pp. 175-176, 2011 (in Korean).